

V1.4 GPIO与接口定义

适用装配：ESP32-S3-MINI-1U-N4R2。日期2026-11-01。本版逻辑电源网络仍名3V3，但名义值调为约3.21V（3.3V逻辑电平）；不容许5V逻辑输入；表中的5V仅为专用电源触点。连接器编号始终按原厂pin编号，不按屏幕上从左到右猜测。

1. 完整模组GPIO表

GPIO	模组焊盘号	V1.4网络/功能	底座复用约束
0	4	BOOT_N	启动脚，10k上拉；只在下载时有意拉低
1	5	BAT_ADC_RESERVE	电池分压默认DNP，可作普通ADC/扩展
2	6	DISPLAY_DET_N	低=展示底座，复用前隔离检测分支
3	7	GPIO3_STRAP	启动/JTAG配置相关，复位期间不得强驱动
4	8	KEY_A	复用前隔离按键及上拉
5	9	KEY_B	同上
6	10	KEY_C	同上
7	11	RGB_DATA	隔离缓冲器输入后复用
8	12	I2C_SDA	OLED + TUSB320共享，地址0x3C/0x47
9	13	I2C_SCL	共享I²C；整组隔离时CC功率管理需退回保守模式
10	14	OLED_RESET_N	隔离OLED分支后复用
11	15	SD_MOSI	SD断电时不得外部驱动回供
12	16	SD_SCK	同上
13	17	SD_MISO	同上

GPIO	模组焊盘号	V1.4网络/功能	底座复用约束
14	18	SD_CS_N	上拉到SD_3V3，非主3V3
15	19	I2S_BCLK	隔离功放分支后复用
16	20	I2S_LRCLK	同上
17	21	I2S_DOUT	同上
18	22	SD_CARD_DET_N	机械插卡低有效
19	23	USB_D_MINUS / GPIO19	USB-C/BTB成组0Ω互斥选择
20	24	USB_D_PLUS / GPIO20	同上
21	25	AMP_EN	默认低，2k到SD_MODE；复用前关闭/隔离功放
33	28	RGB_EN	默认低，同时驱LED开关ON和电平转换OE
34	29	USB_CC_INT_N	TUSB320中断，4.7k上拉
35	31	POWER_SOURCE_ST	必须先确认BQ输入有效；此后高=DOCK、低=USB；无外源时高无意义
36	32	OLED_VBAT_EN	默认低，控制4V后PMOS开关；不是QOD放电
37	33	AUX_EN	默认低，控制BTB 5V和3V3两路输出
38	34	SD_POWER_EN	默认低，控制SD_3V3
39	35	CHARGER_SDA / JTAG_MTCK	BQ25628独立100kHz I ² C；原外部JTAG功能须隔离后使用
40	36	CHARGER_SCL / JTAG_MTD0	同上
41	37	CHARGE_ENABLE / JTAG_MTDI	高经NMOS使CE低允许充电；默认低禁充
42	38	CHARGER_INT_N / JTAG_MTMS	BQ中断；10k上拉3V3
43	39	UART0_TX	默认日志输出；可改普通GPIO，失去对应恢复/调试通路

GPIO	模组焊盘号	V1.4网络/功能	底座复用约束
44	40	UART0_RX	UART0接收；同上
45	41	GPIO45_STRAP	存储电压启动配置，禁止底座任意上拉
46	44	GPIO46_STRAP	S3可输入输出；下载模式需低，不得被底座强上拉
47	27	BOOST5_ENABLE	默认低，控制TPS61236P的5V升压
48	30	INPUT_HIGH_ENABLE	默认低，通过NMOS改变BQ外部ILIM电阻；授权后才高

GPIO39-42已被电源控制占用，与外部4线JTAG互斥；默认保留原生USB JTAG及UART0。全部GPIO仍可经隔离用于开发，但多数并非空闲脚。

共38个：GPIO0-21及33-48。GPIO26在N4R2被PSRAM占用，模组26焊盘NC；GPIO22-25、27-32未作为本模组可用GPIO引出，不增加到接口表。

模组供电/控制：3=3V3、45=EN；1、2、42、43、46-65=GND。模组焊盘42/43不是GPIO42/43。原厂依据：[MINI-1\(U\)规格书引脚章](#)、[ESP32-S3芯片规格书](#)。

GPIO33-38虽然在某些其它模组/存储配置中有约束，本表依据MINI-1U-N4R2核对；不直接套用WROOM的占脚表。更换模组须整表重核。

2. BTB 50pin建议编号

配对：名片DF40HC(3.0)-50DS-0.4V(51)；开发底座DF40C-50DP-0.4V(51)。以下是本项目协议；PCB封装和底座需对照厂家配对图逐针核查，不得把两个同方向俯视图直接重叠复制。

BTB pin	网络	BTB pin	网络
1	GND	2	AUX_5V_OUT
3	GND	4	AUX_5V_OUT
5	GND	6	3V3_AUX_OUT
7	GND	8	3V3_AUX_OUT
9	GND	10	EN_RESET_N

BTB pin	网络	BTB pin	网络
11	GND	12	RESERVED_NC
13	GPIO0	14	GPIO1
15	GPIO2	16	GPIO3
17	GPIO4	18	GPIO5
19	GPIO6	20	GPIO7
21	GPIO8	22	GPIO9
23	GPIO10	24	GPIO11
25	GPIO12	26	GPIO13
27	GPIO14	28	GPIO15
29	GPIO16	30	GPIO17
31	GPIO19 / USB_D_MINUS	32	GPIO20 / USB_D_PLUS
33	GPIO18	34	GPIO21
35	GPIO33	36	GPIO34
37	GPIO35	38	GPIO36
39	GPIO37	40	GPIO38
41	GPIO39	42	GPIO40
43	GPIO41	44	GPIO42
45	GPIO43	46	GPIO44
47	GPIO45	48	GPIO46

BTB pin	网络	BTB pin	网络
49	GPIO47	50	GPIO48

数量核算：38GPIO + 1EN + 2路5V触点 + 2路3.3V触点 + 6GND + 1NC=50。

- AUX_5V_OUT只向外输出，TPS2553配60.4k/1%时限流阈值约0.39-0.49A，连续外设负载标≤0.35A。两个触点分流布线需相近长度/宽度；每触点额定0.3A，不把接口当大功率供卡入口。
- 3V3_AUX_OUT只输出，总外供预算≤200mA，并与buck的1A能力共享；开关没有200mA精密限流。
- AUX_EN低时两路关闭；底座若有自己的5V/3V3，不得与上述输出直接相连。
- 给名片供电使用本体USB-C或独立pogo DOCK_5V，BTB输入供电功能取消。底座原理图必须明确箭头。
- 所有GPIO接MCU主网，板载外设经分支隔离。GPIO19/20默认USB-C、BTB分支DNP；要作GPIO或底座USB时，改互斥装配。其余GPIO同时承担板载信号，不能让底座外设与MCU/板载输出相互强驱动。
- DF40不是热插拔连接器，建议断电对接；寿命30次，机械导向、限位和非对称防错插必须具备。[Hirose规格](#)

3. Pogo 8触点定义

P编号指项目逻辑编号。制作PCB时必须在卡背面标出P1，并在机械图标明“观察触点面”；底座为相向镜像关系。以下顺序不得仅靠一行对称排列防反接，必须机械防错。

P编号	名片端信号	展示底座B	开发底座A
P1	GND	电源地	电源地
P2	DOCK_5V	稳压5V输入，≤3A源	稳压5V输入
P3	EN_RESET_N	不装针/NC	开漏/按钮拉地复位
P4	GPIO0_BOOT_N	不装针/NC	开漏/按钮拉地下载
P5	GPIO43_UART0_TX	不装针/NC	可接3.3V UART接收端，仅日志
P6	DISPLAY_DET_N	直接接GND	默认NC，焊桥可选接地

P编号	名片端信号	展示底座B	开发底座A
P7	DOCK_5V	与P2并联	与P2并联
P8	GND	与P1并联	与P1并联

展示底座实际安装P1/2/6/7/8五枚针即可。这里优先分配双电源触点，未设置pogo UART_RX；完整UART0 RX通过BTB和测试点访问。若要8触点同时具备双向UART、BOOT、EN、DET，则必须减少电源冗余或增加触点，本版不做。

Pogo四个信号在卡侧做ESD；DET增加1k/47k/100nF，BOOT/EN仍保留最小系统默认上拉。底座不能对这些引脚输出5V。电源两个正极和两个地脚走低阻抗路径，底座设置输入保护、足够承力定位和稳定压缩；如需保证GND先接触，必须选实际不同高度/行程的针并校核，不能只写一句“地先接”。

4. OLED 30pin精确连接

仅适用于用户资料中的Unvision X096-2864KSWPG02-H30 VER A焊接版，SSD1315，FPC NFP1315-61，对应卖家对比图第一列。不是SSD1306通用针序；本PDF为白色，其它颜色须核实完整型号与针序。

pin	屏信号	本项目连接
1	NC(GND)	GND
2	C2P	1μF/16V飞跨至pin3
3	C2N	飞跨至pin2
4	C1P	1μF/16V飞跨至pin5
5	C1N	飞跨至pin4
6	VBAT	OLED_PUMP_IN，4V稳压后经PMOS控制；就近1μF
7	NC	悬空
8	VSS	GND
9	VDD	3V3逻辑电源（本版约3.21V）；1μF + 100nF

pin	屏信号	本项目连接
10	BS0	GND
11	BS1	VDD
12	NC	悬空，不是BS2
13	CS#	GND
14	RES#	GPIO10，10k上拉逻辑电源
15	D/C# / SA0	GND，7bit地址0x3C
16	NC	悬空，不是R/W#
17	NC	悬空，不是E/RD#
18	D0	I2C_SCL=GPIO9
19	D1	I2C_SDA=GPIO8，与20短接
20	D2	与19短接
21	NC	悬空
22	NC	悬空
23	NC	悬空
24	NC	悬空
25	NC	悬空
26	IREF	620k Ω /1%到GND
27	VCOMH	按本屏参考图C4=4.7 μ F/16V到GND
28	VCC	泵输出；按参考图C3=2.2 μ F/16V到GND，不接外部电源/泄放

pin	屏信号	本项目连接
29	VLSS	GND
30	NC(GND)	GND

电容分配按屏厂第14页的图 + 推荐表对应：C4接VCOMH，C3接VCC；与旧SSD1306方案不同。原图有模板复用问题，样片点亮前向卖家确认这两个值；先各用兼容2.2/4.7μF的焊位，不能悄悄互换。VBAT与VDD各自就近去耦，不照原图疑似同轨画法漏掉VBAT电容。

VBAT允许3.5-4.2V，逻辑VDD推荐1.65-3.3V。VBAT关闭时要悬空；不装QOD、不对VBAT/VCC加主动拉地泄放。完整PMOS、时序见设计规范。

FPC：30pin×0.70mm，尾宽22.0±0.2mm、厚0.10±0.03mm，无插接版0.3mm补强；玻璃下缘到尾末13.92±0.3mm。玻璃24.7±0.2×16.6±0.2×1.3±0.1mm，展开高度由尺寸相加约30.52mm。

J2为PCB自定义30P/0.70mm焊盘排，不采购板端连接器。FPC第1至30触点中心距20.3±0.05mm、金属触点宽0.40±0.03mm、露出焊接长度2.0±0.2mm；这是FPC端机械尺寸，不能直接把0.4×2.0mm称为已验证PCB焊盘。PCB须按卖家认可的焊法留外伸、阻焊与工具空间，实物核pin1及接触面镜像后冻结封装。

推荐屏幕与焊盘同在正面、焊盘邻近玻璃出线侧，不默认跨面折弯或PCB开槽；根部IC封装不可挤压/弯折。主板SMT完成后局部装屏，当前PDF未给明确焊接温度/时间保证，需卖家工艺确认，不默认OLED随整板回流。

本地原始依据：SPEC X096-2864KSWPG02-H30 VER A.pdf第5/6/8/14/15页、SSD1315.pdf第24/35页（用户给定目录）。I²C上拉仍一组4.7k。D/C高时正确7bit地址为0x3D，对应8bit写0x7A；PDF括号误写0x78，不能照抄。附件单独.C为SPI参考，不可直接当本项目I²C驱动。

5. microSD与USB接口快速核对

SD卡针	SPI功能	连接
1 DAT2	未用数据	10k上拉SD_3V3
2 DAT3	CS	GPIO14，经源端串阻；10k上拉SD_3V3
3 CMD	MOSI	GPIO11，经源端串阻；10k上拉SD_3V3
4 VDD	电源	SD_3V3
5 CLK	SCK	GPIO12，经源端串阻；100k下拉

SD卡针	SPI功能	连接
6 VSS	地	GND
7 DAT0	MISO	GPIO13，卡侧串阻；10k上拉SD_3V3
8 DAT1	未用数据	10k上拉SD_3V3
独立CD端子	插卡检测	一端GND，一端GPIO18；主3V3的10k上拉
外壳	屏蔽	GND

卡检测不是DAT3，具体机械端子编号以Molex1040310811原厂图为准；不要套其它型号的CD引脚。

USB-C：A6/B6=D+，A7/B7=D-；CC1/CC2分别进入TUSB320；VBUS脚并为USB_VBUS，GND脚并地；SBU1/2 NC。D+到GPIO20、D-到GPIO19。连接器翻转对称脚要在接口附近合并，不沿板走两条长分支。当前只支持Sink/设备取电，不支持给外部USB设备供电的Host电源角色。

6. 新电源接口与网络

- J6电池入口：JST BM03B-ACHSS-GAN-ETF(LF)(SN)，线端ACHR-03V-S，端子SACH-003G-P0.2，电源线AWG28。项目自定义1=PACK+、2=NTC、3=PACK-/GND；与工厂线束签字一致，不能凭线色猜极性。
- 受保护电池PACK+到BQ25628 BAT，PACK-到GND；系统负载全部从BQ SYS取，不绕到PACK+。电池PCM必须贴电芯且具备过充/过放/过流/短路保护。
- 电源网：USB_VBUS、DOCK_5V→TPS2121→EXT_5V→BQ VBUS；BQ SYS=NVDC_SYS；TPS63070产生逻辑3V3（约3.21V）；TPS61236P产生5V_SYS；TPS736产生OLED_4V_RAW，PMOS后为OLED_PUMP_IN。
- GPIO39/40的BQ总线独立100kHz，地址0x6A；GPIO8/9的OLED+CC总线可400kHz，地址0x3C与0x47。各总线分别一组上拉到本版逻辑3V3。
- BQ25628 18pin对应：1BTST、2REGN、3PMID_GD、4ILIM、5TS_BIAS、6TS、7QON、8BAT、9SYS、10STAT、11INT、12SDA、13SCL、14CE、15GND、16SW、17PMID、18VBUS；EP按原厂地焊盘。不要套BQ25895或BQ25629符号。
- QON留可访问的接地唤醒测试点；普通用户待机采用ESP深睡（3V3仍在），三个RTC用户键可唤醒。低电压保护在正常关屏后进入BQ ship切断SYS，三个GPIO键此时不能唤醒，需QON或按BQ规定接入外源。QON不得被电池/底座永久遮挡。

原厂：[BQ25628](#)、[JST ACH](#)。